



**MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DE CAMPINA GRANDE - UFCG**

**EDITAL REITORIA/SRH Nº 02/2023 – CONCURSO PÚBLICO DE PROVAS E
TÍTULOS PARA O PROVIMENTO DE CARGO DE PROFESSOR DO MAGISTÉRIO
SUPERIOR**

ANEXO II

PONTOS DO PROGRAMA

Unidade Acadêmica: UNIDADE ACADÊMICA DE ENGENHARIA ELÉTRICA
Centro: CENTRO DE ENGENHARIA ELÉTRICA E INFORMÁTICA
E-mail: concurso.professor.srh@setor.ufcg.edu.br
Telefone: (083) 2101-1359

EDITAL Nº:	02/2023 -
CARREIRA:	MAGISTÉRIO SUPERIOR
SUBÁREA DE CONHECIMENTO:	SISTEMAS DIGITAIS ÁREA ENGENHARIA ELÉTRICA
VAGAS:	01
REGIME:	T-40 – DEDICAÇÃO EXCLUSIVA

PONTOS DO PROGRAMA
1. Análise e síntese de circuitos combinacionais com a utilização de portas lógicas, circuitos aritméticos, multiplexadores e demultiplexadores, codificadores e decodificadores;
2. Análise e síntese de circuitos sequenciais com a utilização de latches, flipflops, registradores de deslocamento, contadores assíncronos, contadores síncronos e máquinas de estados finitos;
3. Memórias: células e registradores. Tipologia e organização de memórias estáticas e dinâmicas e de memória ROM programáveis e apagáveis, flash NAND e NOR, armazenamento de estado sólido;
4. Fluxo de desenvolvimento, verificação e implementação física de circuitos integrados e FPGA baseado em linguagens de descrição de hardware (VHDL, Verilog ou SystemVerilog);
5. Arquitetura e organização de processadores: operação, elementos constitutivos, caminhos de dados, unidade de controle, técnicas de pipelining, tratamento de conflitos no pipeline, ciclos de execução, CISC e RISC;
6. Programação em linguagem de montagem de microprocessadores e microcontroladores: tipos e formatos de instruções, modos de endereçamento, chamadas de sistema, ABI - interface binária de aplicação, técnicas de entrada e saída (programada, interrupção e DMA), aplicações para interfaceamento de entrada e saída;

7.	Hierarquia e gerência de memória: memória principal, memória cache, memória secundária e memória virtual;
8.	Multiprocessadores: taxonomia, organização de processadores, organização de memória, redes de interconexão, memória compartilhada, coerência de memória cache;
9.	Técnicas de aceleração do processamento (melhoria de desempenho): níveis de detecção do paralelismo, despacho múltiplo estático e dinâmico, técnicas superescalares e VLIW, análise do fluxo de dados, execução fora-de-ordem, renomeação de registradores, execução especulativa, predição de desvios e predicação, múltiplas linhas de execução (multithreading);
10.	Computação com coprocessadores e aceleradores, processadores massivamente paralelos (computação com GPU), unidades de processamento neural e tensorial (NPU e TPU), processadores vetoriais e desempenho de barramentos integrados e externos.

BIBLIOGRAFIA RECOMENDADA:

1. D'AMORE, Roberto; VHDL: Descrição e síntese de circuitos digitais. 2. ed. Rio de Janeiro: LTC, 2012;
2. DEWEY, Allen M.; Analysis and design of digital systems with VHDL. Boston: PWS Publishing Co., 1997;
3. HWANG, Kai; Advanced computer architecture: parallelism, scalability, programmability. Singapura: McGraw-Hill, 1993;
4. ORDONEZ, Edward David Moreno; PENTEADO, Cesar Giacomini; SILVA, Alexandre Cesar Rodrigues da; Microcontroladores e FPGAs: aplicações em automação. 1. ed. São Paulo: Novatec Editora, 2005;
5. PALNITKAR, Samir; Verilog HDL: a guide to digital design and synthesis. Upper Saddle River: Prentice Hall, Mountain View: SunSoft Press, 1996;
6. PATTERSON, David A.; HENESSY, John L.; Computer organization and design: the hardware/software interface. 5th ed., Morgan Kaufmann, 2013;
7. STALLINGS, W.; Arquitetura e organização de computadores. 8. ed. São Paulo: Pearson São Paulo, 2013;
8. SUTHERLAND, Stuart; DAVIDMANN Simon, FLAKE, Peter, MOORBY, P. R.; SystemVerilog for design: a guide to using SystemVerilog for hardware design and modeling. 2nd. ed. New York: Springer; Norwell: Kluwer, 2006;
9. TANENBAUM, Andrew S.; Organização estruturada de computadores. 6. ed. Rio de Janeiro: LTC, 2014;
10. TOCCI, Ronald J.; WIDMER, Neal S.; Sistemas digitais: princípios e aplicações. 11. ed. São Paulo: Pearson Prentice-Hall, 2011;
11. KIRK, David B.; HWU, Wen-mei W., Programming massively parallel processors: a hands-on approach, Morgan Kaufmann - Elsevier, 2010;
12. MANO, M. Morris; KIME, Charles R.; Logic and computer design fundamentals, 5th. ed. Upper Saddle River: Pearson/Prentice Hall, 2015.